

日本国特許  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出願年月日  
Date of Application: 2002年 9月13日

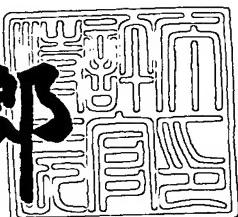
出願番号  
Application Number: 特願2002-268887  
[ ST.10/C ]: [JP2002-268887]

出願人  
Applicant(s): パイオニア株式会社  
パイオニア・ディスプレイ・プロダクツ株式会社

2003年 6月30日

特許庁長官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3051421

【書類名】 特許願  
【整理番号】 57P0148  
【提出日】 平成14年 9月13日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01J 17/49  
【発明の名称】 表示パネルの駆動方法  
【請求項の数】 6  
【発明者】  
【住所又は居所】 山梨県中巨摩郡田富町西花輪2680番地 静岡パイオニア株式会社 甲府事業所内  
【氏名】 中村 英人  
【発明者】  
【住所又は居所】 山梨県中巨摩郡田富町西花輪2680番地 静岡パイオニア株式会社 甲府事業所内  
【氏名】 田口 光孝  
【発明者】  
【住所又は居所】 山梨県中巨摩郡田富町西花輪2680番地 静岡パイオニア株式会社 甲府事業所内  
【氏名】 德永 勉  
【発明者】  
【住所又は居所】 山梨県中巨摩郡田富町西花輪2680番地 静岡パイオニア株式会社 甲府事業所内  
【氏名】 岩岡 繁  
【発明者】  
【住所又は居所】 山梨県中巨摩郡田富町西花輪2680番地 静岡パイオニア株式会社 甲府事業所内  
【氏名】 三枝 信彦  
【特許出願人】  
【識別番号】 000005016

【氏名又は名称】 パイオニア株式会社

【特許出願人】

【識別番号】 398050283

【氏名又は名称】 静岡パイオニア株式会社

【代理人】

【識別番号】 100079119

【弁理士】

【氏名又は名称】 藤村 元彦

【手数料の表示】

【予納台帳番号】 016469

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006557

【包括委任状番号】 0011750

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示パネルの駆動方法

【特許請求の範囲】

【請求項1】 表示ラインに対応する複数の行電極対と前記行電極対に交差して配列された複数の列電極との交差部に放電セルが形成された表示パネルを、映像信号の各フィールドを構成する複数のサブフィールド毎に駆動する表示パネルの駆動方法であって、

各フィールドの先頭のサブフィールドを含む互いに連続した複数のサブフィールドからなる先頭サブフィールド群に属する前記サブフィールドの各々は、前記映像信号に応じたデータパルスを前記列電極に印加すると同時に前記行電極対の一方に走査パルスを印加することにより前記放電セルを選択的に書き放電せしめて前記放電セルを点灯放電セルモードに設定する選択書き込みアドレス行程を含み、

前記先頭サブフィールド群に後続するサブフィールドは、前記映像信号に応じたデータパルスを前記列電極に印加すると同時に前記行電極対の一方に走査パルスを印加することにより前記点灯放電セルモードにある前記放電セルを選択的に消去放電せしめて前記放電セルを消灯放電セルモードに設定する選択消去アドレス行程と、前記行電極対の各々に維持パルスを印加することにより前記点灯放電セルモードにある前記放電セルのみを前記サブフィールドの重み付けに対応した回数だけ繰り返し維持放電せしめる発光維持行程を含み、

各フィールドの最後尾の前記サブフィールドにおける前記発光維持行程の直後に、前記選択消去アドレス行程において前記消灯放電セルモードに設定された前記放電セルに属する前記行電極対の一方の行電極及び前記列電極間に第1消去放電を生起せしめる第1消去行程と、前記選択書き込みアドレス行程において前記点灯放電セルモードに設定された前記放電セルに属する前記行電極対における行電極間に第2消去放電を生起せしめる第2消去行程とを設けたことを特徴とする表示パネルの駆動方法。

【請求項2】 先頭の前記サブフィールドのみで前記選択書き込みアドレス行程に先立って前記放電セル各々を一斉にリセット放電せしめることにより全ての放電セルを前記消灯放電セルモードに初期化するリセット行程を更に含むことを特

徴とする請求項1記載の表示パネルの駆動方法。

【請求項3】 各フィールドの先頭から連続したN個の前記サブフィールド各々の前記発光維持行程において前記維持放電を生起せしめることにより(N+1)階調の中間輝度表示を行うことを特徴とする請求項1記載の表示パネルの駆動方法。

【請求項4】 表示ラインに対応する複数の行電極対と前記行電極対に交差して配列された複数の列電極との交差部に放電セルが形成された表示パネルを、映像信号の各フィールドを構成する複数のサブフィールド毎に駆動する表示パネルの駆動方法であって、

各フィールドの先頭の前記サブフィールドは、前記映像信号に応じたデータパルスを前記列電極に印加すると同時に前記行電極対の一方に走査パルスを印加することにより前記放電セルを選択的に書き放電せしめて前記放電セルを点灯放電セルモードに設定する選択書きアドレス行程を含み、

先頭の前記サブフィールドに後続するサブフィールドは、前記映像信号に応じたデータパルスを前記列電極に印加すると同時に前記行電極対の一方に走査パルスを印加することにより前記点灯放電セルモードにある前記放電セルを選択的に消去放電せしめて前記放電セルを消灯放電セルモードに設定する選択消去アドレス行程と、前記行電極対の各々に維持パルスを印加することにより前記点灯放電セルモードにある前記放電セルのみを前記サブフィールドの重み付けに対応した回数だけ繰り返し維持放電せしめる発光維持行程を含み、

各フィールドの最後尾の前記サブフィールドにおける前記発光維持行程の直後に、前記選択消去アドレス行程において前記消灯放電セルモードに設定された前記放電セルに属する前記行電極対の一方の行電極及び前記列電極間に第1消去放電を生起せしめる第1消去行程と、前記選択書きアドレス行程において前記点灯放電セルモードに設定された前記放電セルに属する前記行電極対における行電極間に第2消去放電を生起せしめる第2消去行程とを設けたことを特徴とする表示パネルの駆動方法。

【請求項5】 先頭の前記サブフィールドのみで前記選択書きアドレス行程に先立って前記放電セル各々を一斉にリセット放電せしめることにより全ての放

電セルを前記消灯放電セルモードに初期化するリセット行程を更に含むことを特徴とする請求項4記載の表示パネルの駆動方法。

【請求項6】 各フィールドの先頭から連続したN個の前記サブフィールド各々の前記発光維持行程において前記維持放電を生起せしめることにより(N+1)階調の中間輝度表示を行うことを特徴とする請求項4記載の表示パネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、マトリクス表示方式の表示パネルの駆動方法に関する。

【0002】

【従来の技術】

最近、2次元画像表示パネルとして、複数の放電セルがマトリクス状に配列されたプラズマディスプレイパネル（以下、PDPという）が注目されている。PDPは、デジタル映像信号によって直接駆動され、その表現し得る輝度の階調数は、当該デジタル映像信号に基づく各画素毎の画素データのビット数によって決まる。

【0003】

かかるPDPの階調表示方法としては、1フィールドの表示期間を複数のサブフィールドに分割して各セルを駆動するサブフィールド法が知られている。サブフィールド法においては、1フィールドの表示期間を複数のサブフィールドに分割する。各サブフィールドは、画素データに応じて各画素を点灯モード、又は消灯モードに設定して行くアドレス期間と、上記点灯モードにある画素のみをそのサブフィールドの重み付けに対応した期間だけ実際に点灯（発光）させる発光維持期間を含んでいる。すなわち、サブフィールド毎に、そのサブフィールド内に持期間を含んでいる。ドに設定された放電セルだけをそのサブフィールドに割り当てられている期間（ドに設定された放電セルだけをそのサブフィールドに割り当てられている期間（発光維持期間）だけ発光させるのである。従って、1フィールド内では、発光状態となるサブフィールドと、消灯（非発光）状態となるサブフィールドが混在す

る場合が生じ、各サブフィールドで実施された発光期間の総和に応じた中間輝度が視覚されるのである。

## 【0004】

図1は、PDPの発光駆動フォーマットの一例を模式的に示している(例えば、特許文献1参照)。

すなわち、映像信号における1フィールドは、12個のサブフィールドSF1～SF12に分割され、各サブフィールド毎にPDPに対する駆動が実施される。この際、各サブフィールドは、入力映像信号に基づいてPDPの各放電セルを”点灯放電セルモード”(すなわち、動作可能モード)及び”消灯放電セルモード”(すなわち、不動作モード)のいずれか一方に設定するアドレス行程Wcと、”点灯放電セルモード”にある放電セルのみを各サブフィールドの重み付けに対応した期間(回数)だけ発光させる発光維持行程Icとからなる。ただし、先頭のサブフィールドSF1においてのみで、PDPの全放電セルを”点灯放電セルモード”に初期化せしめる一斉リセット行程Rcを実行し、最後尾のサブフィールドSF12のみで消去行程Eを実行する。

## 【0005】

図2は、画素データに後述する変換処理を施すことによって得られる画素駆動データGD、これに対応する階調及び放電セルの発光駆動パターンを示している(例えば、特許文献1参照)。

映像信号をサンプリングすることによって、例えば8ビットの画素データが得られる。得られた画素データは、多階調化処理がなされ、現階調数を維持しつつもそのビット数を4ビットに削減した多階調化処理画素データPD<sub>S</sub>が生成される。多階調化処理画素データPD<sub>S</sub>は、図2に示されるが如き変換テーブルに従って第1～第12ビットからなる画素駆動データGDに変換される。これら第1～第12ビットの各々は、上記したサブフィールドSF1～SF12の各々に対応するものである。

## 【0006】

図3は、図2に示される発光駆動フォーマットに従って、PDPの行電極及び列電極に印加される各種駆動パルスの印加タイミングを示す図である(例えば、

特許文献1参照)。尚、図3においては、選択消去法(1リセット1選択消去アドレス法)によって駆動がなされる場合を示している。

先ず、サブフィールドSF1の一齊リセット行程Rcでは、負極性のリセットパルスRP<sub>x</sub>が行電極X<sub>1</sub>~X<sub>n</sub>に印加される。かかるリセットパルスRP<sub>x</sub>の印加と共に、正極性のリセットパルスRP<sub>y</sub>が行電極Y<sub>1</sub>~Y<sub>2</sub>に印加される。これらリセットパルスRP<sub>x</sub>及びRP<sub>y</sub>の印加に応じて、PDPの全放電セルがリセット放電し、各放電セル内には一様に所定量の壁電荷が形成される。これにより、全ての放電セルは”点灯放電セルモード”に初期化される。

#### 【0007】

次に、各サブフィールドのアドレス行程Wcでは、画素駆動データビットDB<sub>1</sub>~DB<sub>12</sub>の論理レベルに対応した電圧を有する画素データパルスDPを発生する。なお、画素駆動データビットDB<sub>1</sub>~DB<sub>12</sub>は、画素駆動データGDの第1~12ビット目に対応する。例えば、サブフィールドSF1のアドレス行程Wcでは、先ず、画素駆動データビットDB<sub>1</sub>を、その論理レベルに対応した電圧を有する画素データパルスに変換する。そして、第1行目に対応したm個の画素データパルスを画素データパルス群DP<sub>11</sub>、第2行目に対応したm個の画素データパルスを画素データパルス群DP<sub>12</sub>、第n行目に対応したm個の画素データパルスを画素データパルス群DP<sub>1n</sub>として、画素データパルス群DP<sub>11</sub>~DP<sub>1n</sub>の各々を順次、列電極D<sub>1</sub>~D<sub>m</sub>に印加して行く。

#### 【0008】

更に、アドレス行程Wcでは、上述した如き画素データパルス群DPの各印加タイミングと同一タイミングにて、負極性の走査パルスSPを行電極Y<sub>1</sub>~Y<sub>n</sub>へ順次印加する。この際、走査パルスSPが印加された行電極と、高電圧の画素データパルスが印加された列電極との交差部の放電セルにのみ放電(選択消去放電)が生じ、その放電セル内に残存していた壁電荷が選択的に消去される。

#### 【0009】

かかる選択消去放電により、一齊リセット行程Rcにおいて”点灯放電セルモード”に初期化された放電セルは、”消灯放電セルモード”に移行する。一方、上記選択消去放電の生起されなかった放電セルは、上記一齊リセット行程Rcにて初

期化された状態、つまり”点灯放電セルモード”を維持する。

次に、各サブフィールドの発光維持行程 Icにおいては、図3に示すように、行電極  $X_1 \sim X_n$  及び  $Y_1 \sim Y_n$  に対して正極性の維持パルス  $I P_X$  及び  $I P_Y$  が交互に印加される。ここで、発光維持行程 Icにおいて、維持パルス IP は、各サブフィールド SF1 ~ SF12 每の維持パルス IP の回数が所定の比率となるよう印加される。例えば、図1に示す如く、各サブフィールド毎の維持パルス IP の回数比は、SF1:SF2:SF3:SF4:SF5:SF6:SF7:SF8:SF9:SF10:SF11:SF12 = 1:2:4:7:11:14:20:25:33:40:48:50 となる。

#### 【0010】

この際、壁電荷が残留したままとなっている放電セル、すなわち上記アドレス行程 Wcにおいて”点灯放電セルモード”に設定された放電セルのみが、上記維持パルス  $I P_X$  及び  $I P_Y$  が印加される度に維持放電する。よって、”点灯放電セルモード”に設定された放電セルは、上述した如くサブフィールド毎に割り当てられた放電回数分だけ、その維持放電に伴う発光状態を維持する。

#### 【0011】

そして、最後尾のサブフィールド SF12 のみで消去行程 E が実行される。かかる消去行程 E では、正極性の消去パルス AP を発生してこれを列電極  $D_1 \sim D_m$  に印加する。更に、かかる消去パルス AP の印加タイミングと同時に負極性の消去パルス EP を発生してこれを行電極  $Y_1 \sim Y_n$  各々に印加する。これら消去パルス AP 及び EP の同時印加により、PDP における全放電セル内において消去放電が生起され、全ての放電セル内に残存している壁電荷が消滅する。かかる消去放電により、PDP における全ての放電セルが”消灯放電セルモード”になるのである。

#### 【0012】

以上述べた駆動法では、いずれか 1 のサブフィールドにおいてのみ、直前のサブフィールドで発光状態にある放電セルのみを選択消去アドレス行程において選択的に消去放電せしめている。これにより、先頭のサブフィールドから順に点灯させ、N 個（例えば、12 個）のサブフィールドで N + 1 階調表示（例えば、13 階調表示）を行うようにしている。そして、各サブフィールドにおける維持放

電の発光回数の合計によって入力画像信号に応じた階調表示を行うようにしてい  
る。

【0013】

一方、人間の視覚特性は対数特性である為、例えば暗い場面を表す画像に対する  
階調変化に敏感である。ところが、上述した如きPDPの駆動では、図2に示  
すように輝度0となる黒色の画像を表示する際にも発光を伴う選択消去放電が生  
起される。よって、特に、暗い場面を表す画像を表示する際のコントラスト、い  
わゆる暗コントラストが低下するという問題があった。

【0014】

【特許文献1】

特開2001-154630号公報(図6～図8)

【0015】

【発明が解決しようとする課題】

本発明は、かかる問題を解決すべく為されたものであり、暗コントラスト向上  
させることが可能な表示パネルの駆動方法を提供することを目的とするもので  
ある。

【0016】

【課題を解決するための手段】

請求項1記載による表示パネルの駆動方法は、表示ラインに対応する複数の行  
電極対と前記行電極対に交差して配列された複数の列電極との交差部に放電セル  
が形成された表示パネルを、映像信号の各フィールドを構成する複数のサブフィ  
ールド毎に駆動する表示パネルの駆動方法であって、各フィールドの先頭のサブ  
フィールドを含む互いに連続した複数のサブフィールドからなる先頭サブフィー  
ルド群に属する前記サブフィールドの各々は、前記映像信号に応じたデータパル  
スを前記列電極に印加すると同時に前記行電極対の一方に走査パルスを印加する  
ことにより前記放電セルを選択的に書き放電せしめて前記放電セルを点灯放電セ  
ルモードに設定する選択書きアドレス行程を含み、前記先頭サブフィールド群に  
後続するサブフィールドは、前記映像信号に応じたデータパルスを前記列電極に  
印加すると同時に前記行電極対の一方に走査パルスを印加することにより前記点

灯放電セルモードにある前記放電セルを選択的に消去放電せしめて前記放電セルを消灯放電セルモードに設定する選択消去アドレス行程と、前記行電極対の各々に維持パルスを印加することにより前記点灯放電セルモードにある前記放電セルのみを前記サブフィールドの重み付けに対応した回数だけ繰り返し維持放電せしめる発光維持行程を含み、各フィールドの最後尾の前記サブフィールドにおける前記発光維持行程の直後に、前記選択消去アドレス行程において前記消灯放電セルモードに設定された前記放電セルに属する前記行電極対の一方の行電極及び前記列電極間に第1消去放電を生起せしめる第1消去行程と、前記選択書込アドレス行程において前記点灯放電セルモードに設定された前記放電セルに属する前記行電極対における行電極間に第2消去放電を生起せしめる第2消去行程とを設ける。

[0017]

放電を生起せしめる第1消去行程と、前記選択書込アドレス行程において前記点灯放電セルモードに設定された前記放電セルに属する前記行電極対における行電極間に第2消去放電を生起せしめる第2消去行程とを設ける。

[0018]

### 【発明の実施の形態】

以下、本発明の実施例を図を参照しつつ説明する。

以下、本発明の実施例を図4に示す。図4は、本発明による表示装置としてのプラズマディスプレイ装置の概略構成を示す図である。

尚、図4に示す表示装置は、プラズマディスプレイパネルとしてのPDP10と、PDP10を駆動する駆動部から構成される。当該駆動部は、同期検出回路と、駆動制御回路12、A/D変換器14、データ変換回路30、メモリ15、アドレスドライバ16、第1サステインドライバ17及び第2サステインドライバ18から構成される。

[0019]

PDP 10 は、アドレス電極としての m 個の列電極  $D_1 \sim D_m$  と、これら列電極と直交して配列されている行電極  $X_1 \sim X_n$  及び行電極  $Y_1 \sim Y_n$  を備えている。PDP 10 では、これら行電極 X 及び行電極 Y の一対にて 1 表示ラインに対応した行電極を形成している。列電極  $D_1 \sim D_m$  は、赤色発光駆動を担う列電極  $D_1, D_4, D_7, \dots, D_{m-2}$  と、緑色発光駆動を担う列電極  $D_2, D_5, D_8, \dots, D_{m-1}$  と、青色発光駆動を担う列電極  $D_3, D_6, D_9, \dots, D_m$  と、に区分される。赤と、青色発光駆動を担う列電極  $D_1, D_4, D_7, \dots, D_{m-2}$  各々と、行電極 X 及び Y との各交差部には、赤色で放電発光する赤色放電セル  $C_R$  が形成されている。又、各交差部には、緑色で放電発光する緑色放電セル  $C_G$  が形成されている。更に、各交差部には、緑色で放電発光する青色放電セル  $C_B$  が形成されている。この際、交差部には、青色で放電発光する青色放電セル  $C_B$  が形成されている。この際、表示ライン方向において互いに隣接している 3 つの放電セル、つまり、赤色放電セル  $C_R$ 、緑色放電セル  $C_G$ 、及び青色放電セル  $C_B$  にて 1 画素を形成している。

[0020]

同期検出回路11は、アナログの映像信号中から垂直同期信号を検出したときに垂直同期信号Vを発生する。更に、同期検出回路11は、かかる映像信号中から水平同期信号を検出した場合には水平同期信号Hを発生する。同期検出回路11は、これら垂直同期信号V及び水平同期信号Hの各々を、駆動制御回路12及びデータ変換回路30に供給する。A/D変換器14は、駆動制御回路12から供給されたクロック信号に応じて上記映像信号をサンプリングし、これを各画素毎の、例えば8ビットの画素データPDに変換してデータ変換回路30に供給する。

## 【0021】

図5は、かかるデータ変換回路30の内部構成を示す図である。

図5において、多階調化処理回路31は、8ビットの画素データPDに対して誤差拡散処理及びディザ処理を施す。例えば、当該誤差拡散処理では、先ず、画素データPDの上位6ビット分を表示データ、残りの下位2ビット分を誤差データとする。そして、周辺画素各々に対応した当該画素データPDの各誤差データを重み付け加算したものを、上記表示データに反映させる。かかる動作により、原画素における下位2ビット分の輝度が上記周辺画素によって擬似的に表現され、それ故に8ビットよりも少ない6ビット分の表示データにて、上記8ビット分の画素データと同等の輝度階調表現が可能になる。そして、この誤差拡散処理によって得られた6ビットの誤差拡散処理画素データに対してディザ処理を施す。ディザ処理では、互いに隣接する複数の画素を1画素単位とし、この1画素単位内の各画素に対応した上記誤差拡散処理画素データに夫々、互いに異なる係数値からなるディザ係数を夫々割り当てて加算してディザ加算画素データを得る。かかるディザ係数の加算によれば、上記1画素単位で眺めた場合には、上記ディザ加算画素データの上位4ビット分だけでも8ビットに相当する輝度を表現することが可能となる。そこで、多階調化処理回路31は、当該ディザ加算画素データの上位4ビット分を多階調化画素データPD<sub>S</sub>として駆動データ生成回路32に供給する。

## 【0022】

駆動データ生成回路32は、当該4ビットの多階調化処理画素データPD<sub>S</sub>を

図6に示されるが如き変換テーブルに従って第1～第12ビットからなる画素駆動データGDに変換する。尚、図6に示す変換テーブルに記載されている「\*」マークは、論理レベル1又は0のどちらでも良いことを表す。

このように、多階調化処理回路31及び駆動データ生成回路32によれば、8ビットで256階調を表現し得る画素データPDは、図6に示されるが如き全部で13パターンからなる12ビットの画素駆動データGDに変換される。

### 【0023】

メモリ15は、駆動制御回路12から供給されてくる書込信号に従って上記画素駆動データGDを順次書き込んで記憶する。かかる書込動作により、1画面( $n$ 行、 $m$ 列)分の画素駆動データ $GD_1 \sim GD_{n,m}$ の書き込みが終了すると、メモリ15は、駆動制御回路12から供給されてくる読出信号に応じて、画素駆動データ $GD_1 \sim GD_{n,m}$ 各々を同一ビット桁同士にて1表示ライン分( $m$ 個)毎に順次読み出してアドレスドライバ16に供給する。すなわち、メモリ15は、各々が12ビットからなる1画面分の画素駆動データ $GD_1 \sim GD_{n,m}$ を、

- DB1：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第1ビット目
- DB2：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第2ビット目
- DB3：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第3ビット目
- DB4：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第4ビット目
- DB5：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第5ビット目
- DB6：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第6ビット目
- DB7：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第7ビット目
- DB8：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第8ビット目
- DB9：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第9ビット目
- DB10：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第10ビット目
- DB11：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第11ビット目
- DB12：画素駆動データ $GD_1 \sim GD_{n,m}$ 各々の第12ビット目

の如く12分割した画素駆動データビット群DB1～DB12として捉える。この際、画素駆動データビット群DB1～DB12各々は、後述するサブフィールドSF1～SF12各々に対応している。メモリ15は、現時点でのサブフィ

ールドに対応した画素駆動データビット群DBを、駆動制御回路12から供給された読み出信号に応じて1表示ライン分ずつ読み出してアドレスドライバ16に供給する。

## 【0024】

駆動制御回路12は、上記水平同期信号H及び垂直同期信号Vに同期して、上記A/D変換器14に対するクロック信号、及びメモリ15に対する書き・読み出信号を発生する。

更に、駆動制御回路12は、図7に示す如き発光駆動フォーマットに従って、PDP10を駆動させるべき各種タイミング信号をアドレスドライバ16、第1サスティンドライバ17及び第2サスティンドライバ18各々に供給する。

## 【0025】

図7に示される発光駆動フォーマットは、映像信号における1フィールドを12個のサブフィールドSF1～SF12に分割し、各サブフィールドにおいてアドレス行程及び発光維持行程Icを実行する。この際、先頭のサブフィールドSF1では選択書きアドレス行程WOcを実行し、それ以降のサブフィールドSF2～SF12では選択消去アドレス行程WIcを実行する。又、先頭のサブフィールドSF1のみで一斉リセット行程Rcを実行し、最後尾のサブフィールドSF12のみで消去行程Ecを実行する。

## 【0026】

図8は、図7に示される発光駆動フォーマットに従って、アドレスドライバ16、第1サスティンドライバ17及び第2サスティンドライバ18各々が、PDP10の行電極及び列電極に印加する各種駆動パルスの印加タイミングを示すダイムチャートである。

先ず、サブフィールドSF1の一斉リセット行程Rcでは、第2サスティンドライバ18が、図8に示されるが正極性のリセットパルスRPYを行電極Y<sub>1</sub>～Y<sub>n</sub>に印加する。尚、図8に示すように、リセットパルスRPYは、後述する維持パルスIPに比してその立ち上がり及び立ち下がり区間でのレベル推移が緩やかである。かかるリセットパルスRPYの印加に応じて、PDP10の全放電セル内にかかるリセット放電が生起される。かかる第1の行電極Y及び列電極D間に於いて第1リセット放電が生起される。

リセット放電の終息後、各放電セル内には、図9(a)に示す如く、行電極Yの近傍に負極性の電荷、列電極Dの近傍に正極性の電荷、そして行電極Xの近傍には正極性の電荷が形成される。この際、行電極Yに負極性の電圧を印加すると、行電極X及びY間において放電が生起される。そこで、以降、図9(a)に示す如き、行電極X及びY各々の近傍に互いに異なる極性の電荷が形成されている状態を壁電荷の形成されている状態と称する。更に、一斉リセット行程Rcでは、上記リセットパルスRP<sub>Y</sub>の印加直後に、第1サステンドライバ17が、図8に示されるが正極性のリセットパルスRP<sub>X</sub>を行電極X<sub>1</sub>～X<sub>n</sub>に印加する。この間、行電極Y<sub>1</sub>～Y<sub>n</sub>には、図8に示すように、リセットパルスRP<sub>Y</sub>による立ち下がり区間の電圧が印加されている。かかるリセットパルスRP<sub>X</sub>の印加に応じて、PDP10の全放電セル内の行電極X及びY間において第2リセット放電が生起される。かかる第2リセット放電の終息後、各放電セル内に形成されていた電荷は、図9(b)の如き形態に推移する。すなわち、行電極X及びY各々の近傍に形成されていた電荷が共に負極性の電荷に推移するのである。この際、例え行電極X(又はY)に負極性の電圧印加を行っても放電は生起されない。そこで、以降、図9(b)に示す如き、行電極X及びY各々の近傍に互いに同一極性の電荷が残存する状態を壁電荷の存在しない状態と称する。

### 【0027】

従って、一斉リセット行程Rcによれば、全ての放電セル内から壁電荷が消滅して、各放電セルは”消灯放電セルモード”に初期化されるのである。

次に、サブフィールドS F 1の選択書込アドレス行程WO cでは、第2サステンドライバ18が負極性の走査パルスSPを行電極Y<sub>1</sub>～Y<sub>n</sub>に順次印加していく。この間、アドレスドライバ16は、メモリ15から1表示ライン分(m個)ずつ読み出された画素駆動データビット群DB1(図6に示す画素駆動データGDの第1ビット目)における各画素駆動データビットを、その論理レベルに対応したパルス電圧を有する画素データパルスに変換する。例えば、アドレスドライバ16は、画素駆動データビットの論理レベルが”1”である場合には高電圧の画素データパルスを生成し、”0”である場合には低電圧(0ボルト)の画素データパルスを生成する。そして、アドレスドライバ16は、第1表示ライン～第n表示ラ

イン各々に対応した、夫々  $m$  個の画素データパルスからなる画素データパルス群を図 8 に示す如く順次、各走査パルス  $S_P$  に  $D_{P1_1}, D_{P1_2}, \dots, D_{P1_n}$  を印加する。この際、走査パルス  $S_P$  が印加された行電極と、高電圧の画素データパルスが印加された列電極との交差部の放電セルにのみ放電（選択書き込み）が生起され、この放電セル内に壁電荷が形成される。一方、走査パルス  $S_P$  が印加されたものの高電圧の画素データパルスが印加されなかった放電セルには放電が生起されず、この放電セル内には壁電荷が形成されない。

## 【0028】

従って、選択書き込みアドレス行程  $W_{OC}$  では、図 6 に示す如き画素駆動データ  $G_D$  に応じて  $PDP10$  の各放電セル内に選択的に壁電荷を形成させることにより、各放電セルを、壁電荷の存在する”点灯放電セルモード”、又は壁電荷の存在しない”消灯放電セルモード”的どちらか一方に設定するのである。

又、サブフィールド  $SF2 \sim SF12$  各々の選択消去アドレス行程  $WI_c$  では、第 2 サステインドライバ  $1_8$  が負極性の走査パルス  $S_P$  を行電極  $Y_1 \sim Y_n$  に順次印加して行く。この間、アドレスドライバ  $1_6$  は、メモリ  $15$  から  $1$  表示ライン分 ( $m$  個) ずつ読み出された画素駆動データビット群  $DB$  における各画素駆動データビットを、その論理レベルに対応したパルス電圧を有する画素データパルスを生成し、” $0$ ”である場合ベルが” $1$ ”である場合には高電圧の画素データパルスを生成し、” $1$ ”である場合には低電圧 ( $0$  ボルト) の画素データパルスを生成する。そして、アドレスドライバ  $1_6$  は、第  $1$  表示ライン～第  $n$  表示ライン各々に対応した、夫々  $m$  個の画素データパルスからなる画素データパルス群  $DP$  を各走査パルス  $S_P$  に同期したタイミングで列電極  $D_1 \sim D_m$  に印加する。例えば、サブフィールド  $SF2$  では、夫々  $m$  個の画素データパルスからなる画素データパルス群  $DP2_1, DP2_2, \dots, DP2_n$  を図 8 に示す如く順次、各走査パルス  $S_P$  に同期したタイミングで列電極  $D_1 \sim D_m$  に印加する。又、サブフィールド  $SF12$  では、夫々  $m$  個の画素データパルスからなる画素データパルス群  $DP12_1, DP12_2, \dots, DP12_n$  を図 8 に示す如く順次、各走査パルス  $S_P$  に同期したタイミングで列電極  $D_1 \sim D_m$  に印加する。

$D_m$ に印加する。この際、走査パルスSPが印加された行電極と、高電圧の画素データパルスが印加された列電極との交差部の放電セルのみに放電（選択消去放電）が生起される。かかる選択消去放電に応じて放電セル内に形成されていた壁電荷が消滅する。一方、走査パルスSP及び高電圧の画素データパルスが印加されたものの上記選択消去放電の生起されなかった放電セルは、その直前までの壁電荷の形成状態を維持する。

## 【0029】

従って、選択消去アドレス行程WICでは、図6に示す如き画素駆動データGDに応じてPDP10の各放電セル内から選択的に壁電荷を消去させることにより、各放電セルを、壁電荷の存在する”点灯放電セルモード”、又は壁電荷の存在しない”消灯放電セルモード”的どちらか一方に設定するのである。

次に、サブフィールドSF1～SF12各々の発光維持行程Icでは、第1サスティンドライバ17及び第2サスティンドライバ18の各々が、図8に示すように、正極性の維持パルスIP<sub>Y</sub>及びIP<sub>X</sub>を行電極X<sub>1</sub>～X<sub>n</sub>及びY<sub>1</sub>～Y<sub>n</sub>に交互に印加する。ここで、サブフィールドSF1～SF12各々の発光維持行程Icにおいて繰り返し印加する維持パルスIPの回数は、例えば図7に示す如く、

$$SF1 = 1$$

$$SF2 = 2$$

$$SF3 = 4$$

$$SF4 = 7$$

$$SF5 = 11$$

$$SF6 = 14$$

$$SF7 = 20$$

$$SF8 = 25$$

$$SF9 = 33$$

$$SF10 = 40$$

$$SF11 = 48$$

$$SF12 = 50$$

である。この際、壁電荷が形成されている放電セル、すなわち”点灯放電セル

モード”に設定されている放電セルのみが、上記維持パルス  $I_P X$  及び  $I_P Y$  が印加される度に維持放電発光する。

[0030]

従って、発光維持行程 I c によれば、各サブフィールドの選択書込アドレス行程 W O c 及び選択消去アドレス行程 W I c にて”点灯放電セルモード”に設定された放電セルのみが、このサブフィールドの重み付けに対応した回数だけ発光する

この際、図7及び図8に示す駆動によれば、サブフィールドSF1～SF12の内で、放電セルを”消灯放電セルモード”から”点灯放電セルモード”に推移させることが可能な機会は、サブフィールドSF1の選択書きアドレス行程WOcである。つまり、サブフィールドSF1～SF12の内の1のサブフィールドだけである。つまり、サブフィールドSF1～SF12で選択消去放電が生起されて、一旦、放電セルが”消灯放電セルモード”に設定されると、それ以降のサブフィールドにおいてこの放電セルが”点灯放電セルモード”に復帰することはない。従って、図6に示す如き13通りの画素駆動データDによる階調駆動によれば、最低輝度0を表す第1階調駆動を除き、先頭のサブフィールドSF1の選択書きアドレス行程WOcにおいて必ず選択書き放電(二重丸にて示す)が生起され、放電セルは”点灯放電セルモード”に設定される。そして、表現すべき輝度に対応した分だけ連続したサブフィールドで”点灯放電セルモード”を維持させ、その間のサブフィールド各々の発光維持行程Icにおいて白丸にて示す如く連続して維持放電発光を生起させるのである。尚、放電セルは、サブフィールドSF2～SF12の内の1のサブフィールドの選択消去アルは、サブフィールドSF2～SF12の内に選択消去放電(黒丸にて示す)が生起されるまでの間、“点灯放電セルモード”を維持することになる。

[0031]

〔0031〕 ここで、サブフィールド SF1～SF12において生起された維持放電発光の総数によって中間調の輝度が表現される。

つまり、図6に示す如き13種類のデータパターンを有する画素駆動データG-Dによれば、

[0 : 1 : 3 : 7 : 14 : 25 : 39 : 59 : 84 : 117 : 157 : 205 : 255]

なる 13 階調分の中間輝度が表現されるのである。

[0032]

[0032] ところで、上述した如き駆動によれば、最低輝度0を表す第1階調駆動を実施する場合には、図6に示すようにサブフィールSF1～SF12に亘り、選択書込放電及び選択消去放電のいずれもが生起されない。

よって、これら選択書き込み放電及び選択消去放電に伴う発光による暗コントラストの低下を抑制することができる。

[0033]

又、上述した如き駆動によると、サブフィールド S F 1 2 の発光維持行程 I c の終了時点での放電セル内の電荷の形成状態が、図 6 に示す如き第 1 階調駆動時と、第 2 ~ 第 1 2 階調駆動時と、第 1 3 階調駆動時とで異なる。すなわち、サブと、第 2 ~ 第 1 2 階調駆動時と、第 1 3 階調駆動時とで異なる。すなわち、サブフィールド S F 1 ~ S F 1 2 に亘り選択書き放電及び選択消去放電が一切生起されない第 1 階調駆動時には、サブフィールド S F 1 2 の発光維持行程 I c の終了時点での放電セル内の電荷の形成状態は図 1 0 (c 1) となる。又、サブフィールド S F 2 ~ S F 1 2 の内のいずれか 1 のサブフィールドにおいて選択消去放電が生起される第 2 ~ 第 1 2 階調駆動時には、放電セル内の電荷の形成状態は図 1 0 (c 2) となる。又、サブフィールド S F 1 において選択書き放電が生起されるものの、それ以降のサブフィールドにおいて選択消去放電が一切生起されない第 1 3 階調駆動時には、放電セル内の電荷の形成状態は図 1 0 (c 3) となる。従って、図 1 0 (c 1) ~ 図 1 0 (c 3) の如く、放電セル毎に電荷の形成状態にバラツキが生じていると、例え、次のフィールドのサブフィールド S F 1 にて一斉リセット行程 R c を実行しても、全ての放電セル内の電荷状態を一様に図 9 (b) に示す如き形態に揃えることが出来ない。よって、選択書きアドレス行程 W O c 及び選択消去アドレス行程 W I c において誤放電が生起される可能性があり、表示品質の低下を招く恐れがでてくる。そこで、各フィールドの最後尾のサブフィールド S F 1 2 の発光維持行程 I c の直後に消去行程 E c を実行するようにしている。

[0034]

消去行程E<sub>c</sub>では、第2サスティンドライバ18が、図8に示す如き、立ち上がりが急峻であり、かつ立ち下がりが緩やかな正極性の消去パルスE<sub>Py</sub>を発生

してこれを行電極 $Y_1 \sim Y_n$ 各々に同時に印加する。更に、かかる消去パルス $E P_y$ が印加されている間、第1サステインドライバ17は、図8に示す如き正極性の消去パルス $E P_X$ を発生してこれを行電極 $X_1 \sim X_n$ 各々に同時に印加する。

## 【0035】

かかる消去行程Ecにおいて、先ず、消去パルス $E P_y$ が一定の高電圧を維持している際には、図10(c2)の状態にある放電セルのみに、その行電極Y及び列電極D間に第1消去放電が生起される(第1消去行程Ec1)。かかる第1消去放電により、この放電セルの行電極Y近傍に形成されていた正極性の電荷は図10に示す如く負極性の電荷に推移し、列電極Dの近傍に形成されていた負極性の電荷は正極性の電荷に推移する。尚、この間、図10(c1)の状態にある放電セル、並びに図10(c3)の状態にある放電セルには上述した如き第1消去放電は生起されない。よって、消去パルス $E P_y$ が一定の高電圧を維持している間は、図10(c1)の状態にある放電セル、及び図10(c3)の状態にある放電セルは、現時点での電荷形成状態を維持する。従って、選択消去放電の生起された放電セル内の電荷形成状態は、上記第1消去放電が生起されることにより、図10(c3)に示す如き、選択書込放電が生起されたものの選択消去放電は生起されなかった放電セル内の電荷形成状態と同一になるのである。

## 【0036】

次に、消去パルス $E P_y$ のレベルが緩やかに下降し、そのレベルが所定レベルに達すると、図10(c3)に示す如き状態にある放電セルのみにその行電極Y及びX間に第2消去放電が生起される(第2消去行程Ec2)。かかる第2消去放電により、行電極X近傍に形成されていた正極性の電荷は負極性の電荷に推移する。従って、第2消去行程Ec2の実行により、選択書込放電及び選択消去放電が一切生起しなかった放電セル、両放電が共に生起された放電セル、及び選択消去放電のみが生起しなかった放電セル各々内の電荷形成状態が一様に、図9(b)の如き壁電荷の形成されていない状態に揃うのである。よって、アドレス行程での誤放電が防止され、表示品質の低下が抑制される。

## 【0037】

尚、上記実施例においては、放電セルを選択的に”点灯放電セルモード”に設定

する選択書込アドレス行程WOCを先頭のサブフィールドSF1のみで実行しているが、図11に示すように、引き続きサブフィールドSF2において実行するよりも良い。この際、図11に示す如く、サブフィールドSF1及びSF2各々の発光維持行程ICにてPDP10の行電極X及びYに印加すべき維持パルスIPの数は、SF1=2、SF2=1となる。更に、図11に示す発光駆動フォーマットに従ってPDP10を駆動する場合には、駆動データ生成回路32では図12に示されるが如き変換テーブルを採用する。従って、かかる変換テーブルにて変換して得られた画素駆動データGDに基づく発光駆動パターンも図12に示されるが如き形態となる。

## 【0038】

要するに、先頭のサブフィールド又は先頭のサブフィールドを含む連続した複数のサブフィールド各々では選択書込アドレス行程、それ以降に後続するサブフィールド各々では選択消去アドレス行程を設け、輝度0を表現する場合を除き上記選択書込アドレス行程にて選択書込放電を生起させるべき駆動を行うのである。これにより、輝度0を表現する場合には選択消去放電及び選択書込放電のいずれもが一切生起されないので、暗コントラストを向上させることが可能になる。

## 【0039】

更に、各フィールドの最後尾において、各放電セル内での電荷の形成状態を一様にすべき第1消去行程Ec1及び第2消去行程Ec2を実行することにより、上記選択書込アドレス行程及び選択消去アドレス行程各々での誤放電を防止して表示品質を低下させることなく暗コントラストを向上させることができるのである。

## 【図面の簡単な説明】

## 【図1】

1リセット1アドレス法によるPDPの発光駆動フォーマットの一例を模式的に示す図である。

## 【図2】

画素データの変換処理によって得られる画素駆動データGD、これに対応する階調及び放電セルの発光駆動パターンを示す図である。

【図3】

図2に示される発光駆動フォーマットに従って、PDPの行電極及び列電極に印加される各種駆動パルスの印加タイミングを示す図である。

【図4】

本発明による表示装置の概略構成を示す図である。

【図5】

図4に示すデータ変換回路30の内部構成を示す図である。

【図6】

駆動データ生成回路32において用いられるデータ変換テーブルと、画素駆動データGDに基づく各階調駆動による放電セルの発光駆動パターンを示す図である。

【図7】

PDP10を駆動する際の発光駆動フォーマットを示す図である。

【図8】

図7に示す発光駆動フォーマットに従ってPDP10の行電極及び列電極に印加される各種駆動パルスと、その印加タイミングを示すタイムチャートである。

【図9】

壁電荷が存在する場合並びに存在しない場合における各放電セル内の電荷の形成状態を模式的に表す図である。

【図10】

消去行程Ecでの各放電セル内における電荷形成状態の推移を模式的に表す図である。

【図11】

PDP10を駆動する際の発光駆動フォーマットの他の一例を示す図である。

【図12】

駆動データ生成回路32において用いられるデータ変換テーブル、及び画素駆動データGDに基づく各階調駆動による放電セルの発光駆動パターンの他の一例を示す図である。

【主要部分の符号の説明】

10 PDP

11 同期検出回路

12 駆動制御回路

14 A/D変換器

15 メモリ

16 アドレスドライバ

17 第1サステインドライバ

18 第2サステインドライバ

30 データ変換回路

31 多階調化処理回路

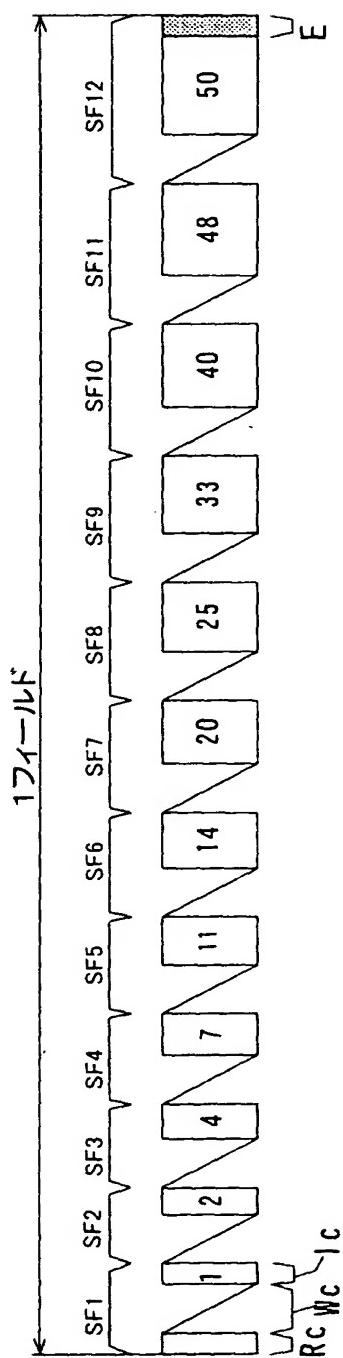
32 駆動データ生成回路

特2002-26887

【書類名】

図面

【図1】



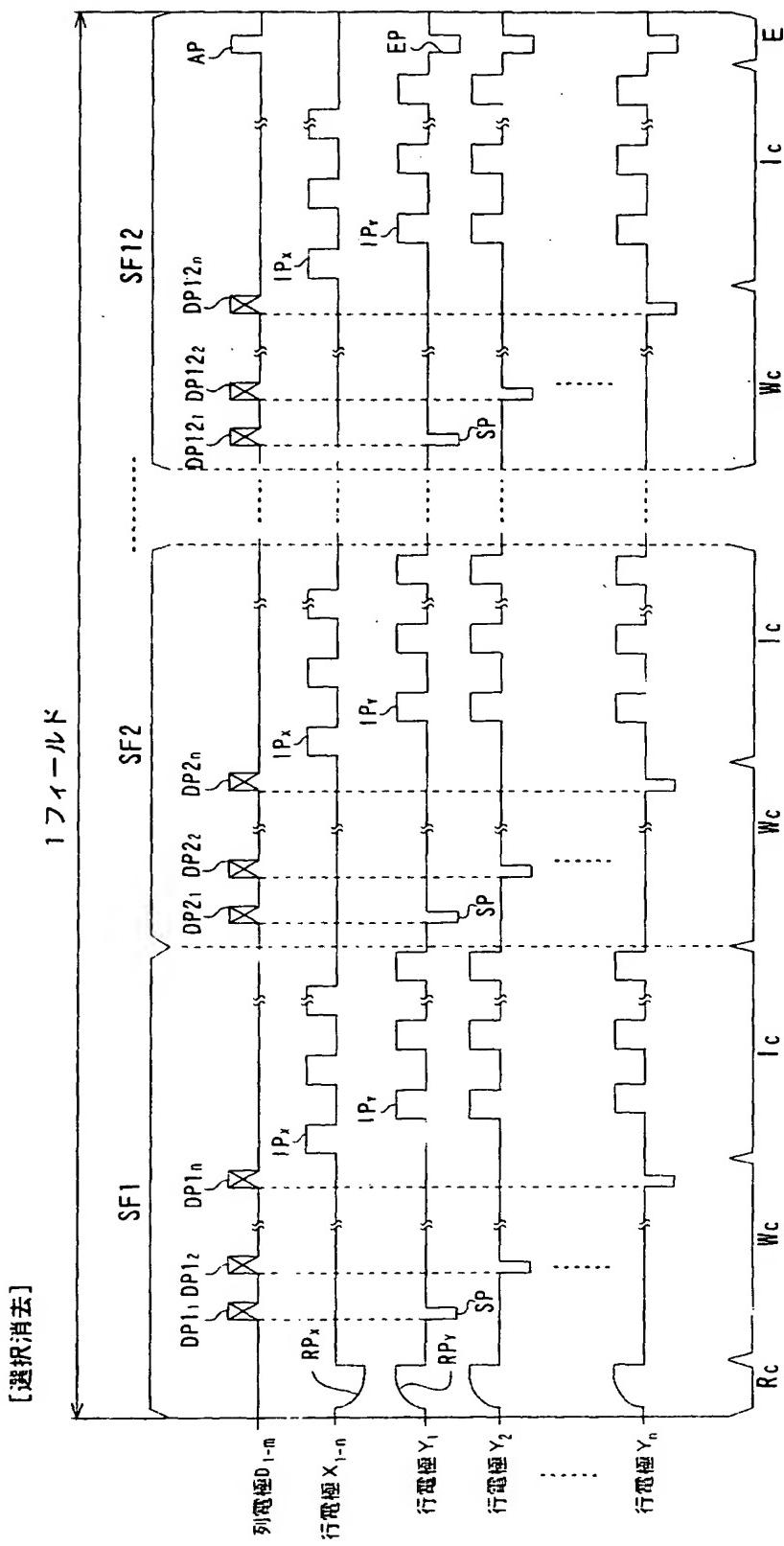
【図2】

●:選択消去放電  
○:発光SF

階段	PDS	変換テーブル												発光駆動パターン												表示輝度
		1	2	3	4	5	6	7	8	9	10	11	12	1	2	3	4	5	6	7	8	9	10	11	12	
1	0000	1	0	0	0	0	0	0	0	0	0	0	0	●	○	○	○	○	○	○	○	○	○	○	0	
2	0001	0	1	0	0	0	0	0	0	0	0	0	0	●	○	○	○	○	○	○	○	○	○	○	1	
3	0010	0	0	1	0	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	3	
4	0011	0	0	0	1	0	0	0	0	0	0	0	0	●	○	○	○	○	○	○	○	○	○	○	7	
5	0100	0	0	0	0	1	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	14	
6	0101	0	0	0	0	0	1	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	25	
7	0110	0	0	0	0	0	0	1	0	0	0	0	0	●	○	○	○	○	○	○	○	○	○	○	39	
8	0111	0	0	0	0	0	0	0	1	0	0	0	0	●	○	○	○	○	○	○	○	○	○	○	59	
9	1000	0	0	0	0	0	0	0	0	1	0	0	0	○	○	○	○	○	○	○	○	○	○	○	84	
10	1001	0	0	0	0	0	0	0	0	0	1	0	0	○	○	○	○	○	○	○	○	○	○	○	117	
11	1010	0	0	0	0	0	0	0	0	0	0	1	0	○	○	○	○	○	○	○	○	○	○	○	157	
12	1011	0	0	0	0	0	0	0	0	0	0	0	1	●	○	○	○	○	○	○	○	○	○	○	205	
13	1100	0	0	0	0	0	0	0	0	0	0	0	0	○	○	○	○	○	○	○	○	○	○	○	255	

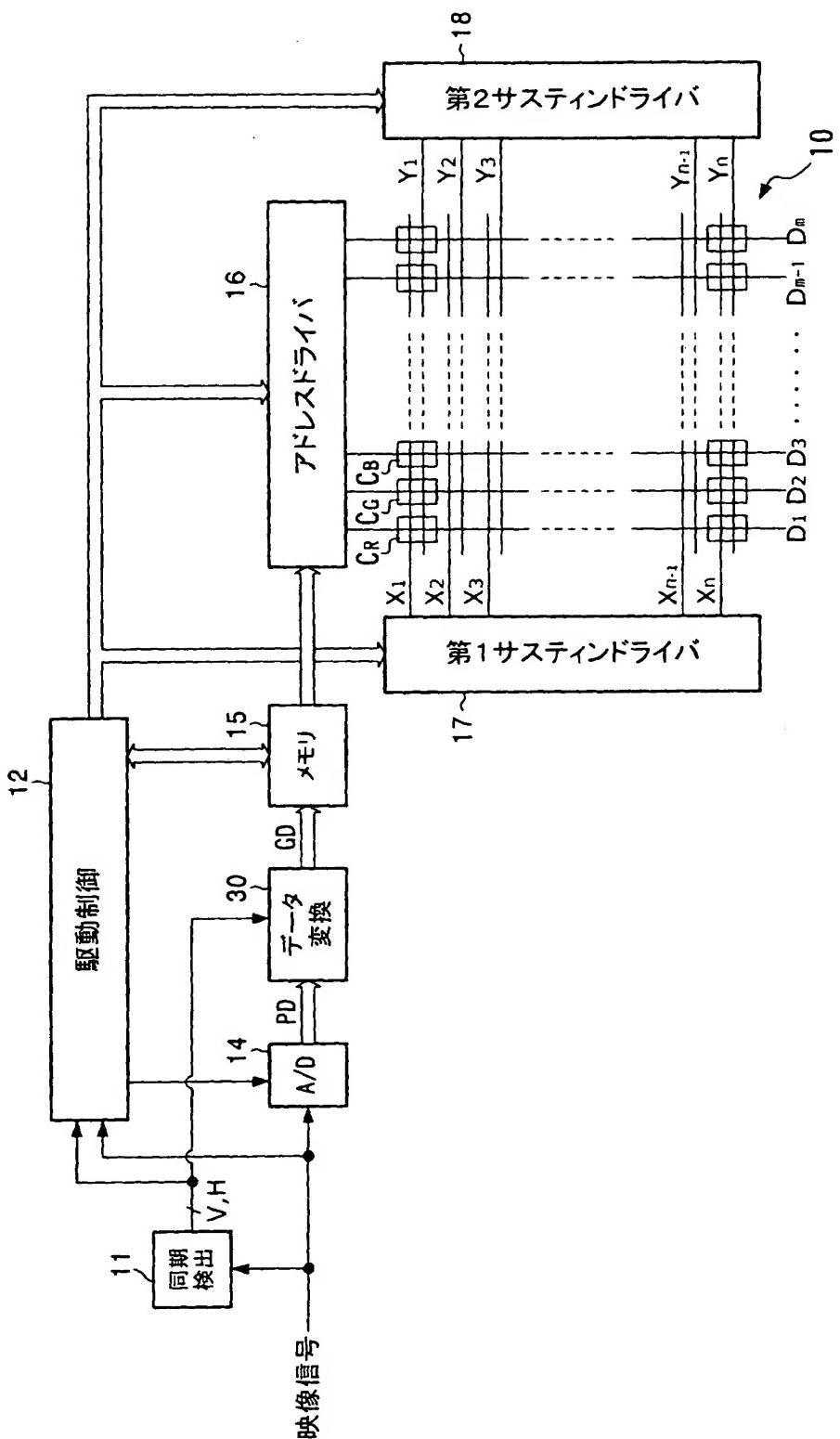
特2002-26887

【図3】

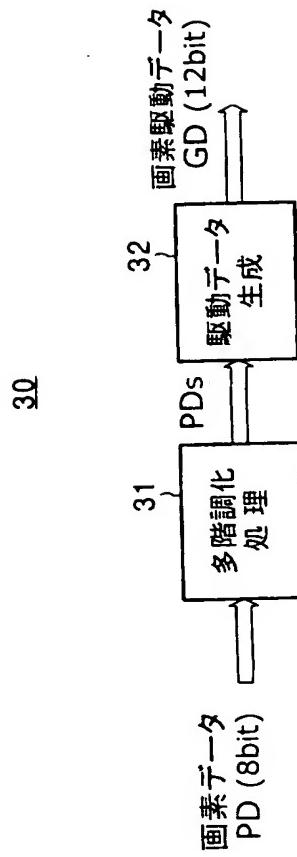


特2002-268887

【図4】



【図5】

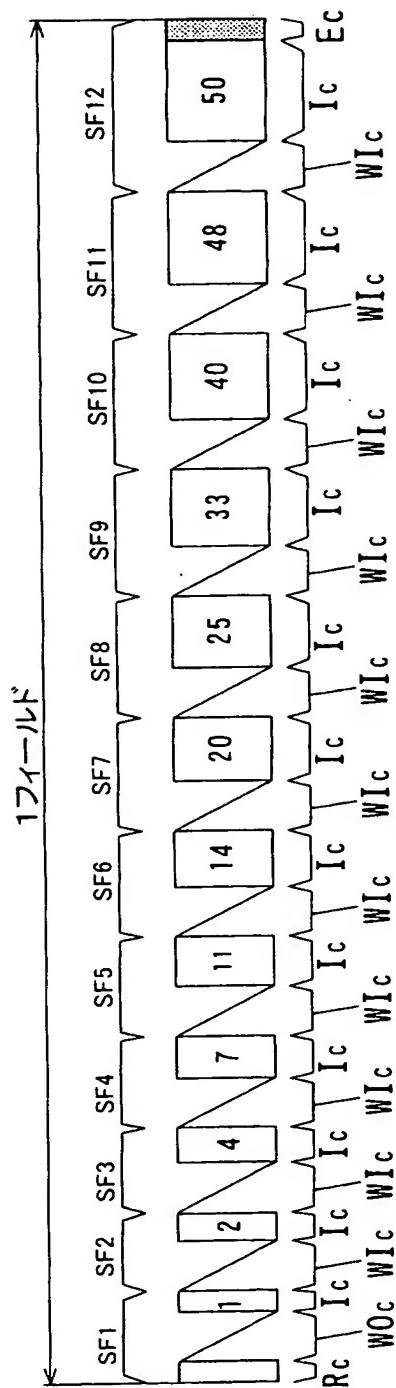


【図6】

階調 駆動	PDS	変換テーブル				発光パターン												輝度
		1	2	3	4	GD	1	2	3	4	5	6	7	8	9	10	11	12
第1	0000	0	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	0
第2	0001	1	1	*	*	*	*	*	*	*	*	*	*	*	*	*	*	1
第3	0010	1	0	1	*	*	*	*	*	*	*	*	*	*	*	*	*	3
第4	0011	1	0	0	1	*	*	*	*	*	*	*	*	*	*	*	*	7
第5	0100	1	0	0	0	1	*	*	*	*	*	*	*	*	*	*	*	13
第6	0101	1	0	0	0	0	1	*	*	*	*	*	*	*	*	*	*	25
第7	0110	1	0	0	0	1	*	*	*	*	*	*	*	*	*	*	*	39
第8	0111	1	0	0	0	0	0	1	*	*	*	*	*	*	*	*	*	59
第9	1000	1	0	0	0	0	0	0	0	1	*	*	*	*	*	*	*	84
第10	1001	1	0	0	0	0	0	0	0	0	1	*	*	*	*	*	*	117
第11	1010	1	0	0	0	0	0	0	0	1	*	*	*	*	*	*	*	157
第12	1011	1	0	0	0	0	0	0	0	0	0	1	*	*	*	*	*	205
第13	1100	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	255

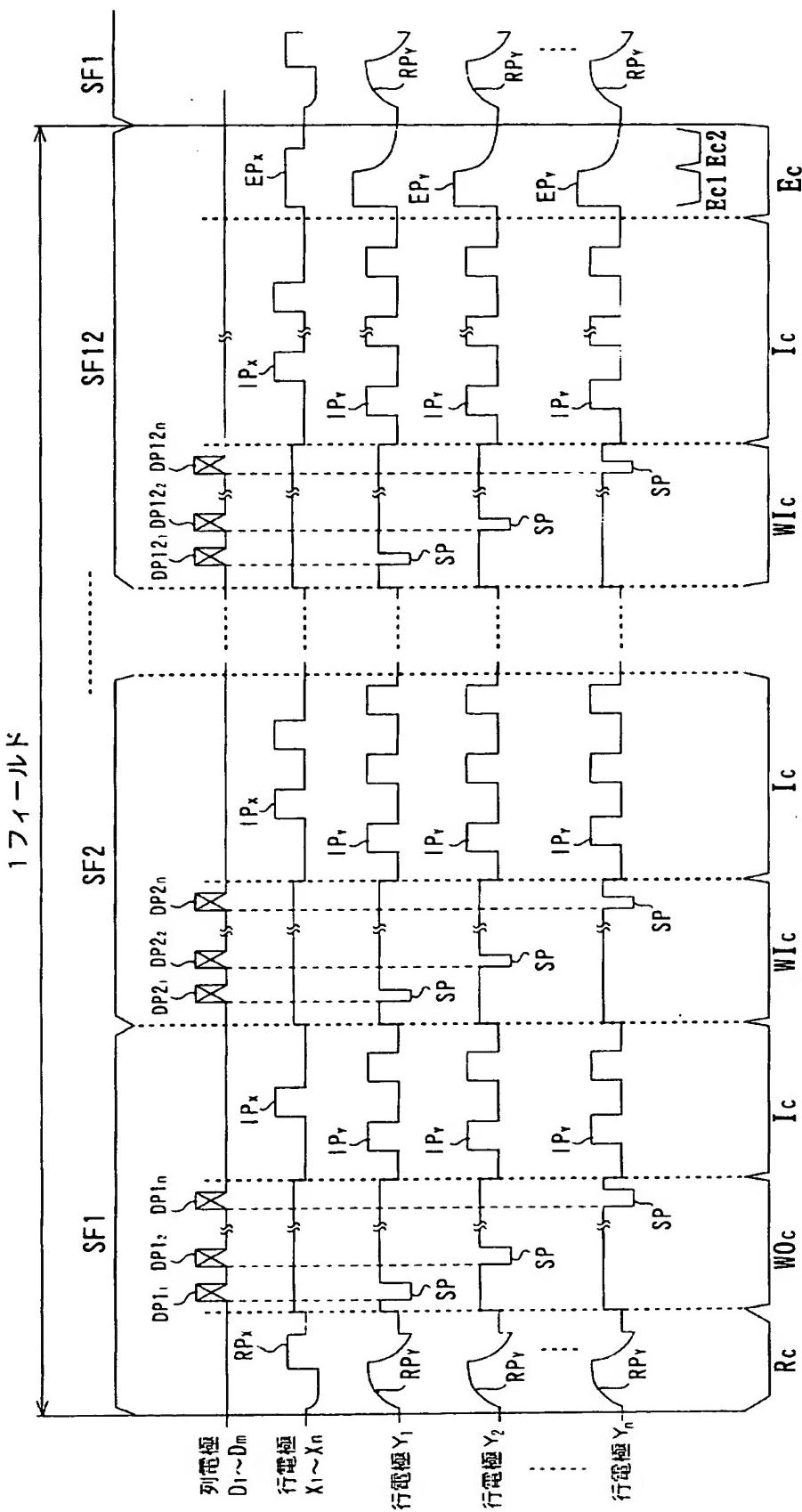
\*: 0又は1      ○ :選択書込      ● :選択消去      ○ :維持放電発光SF

【図7】

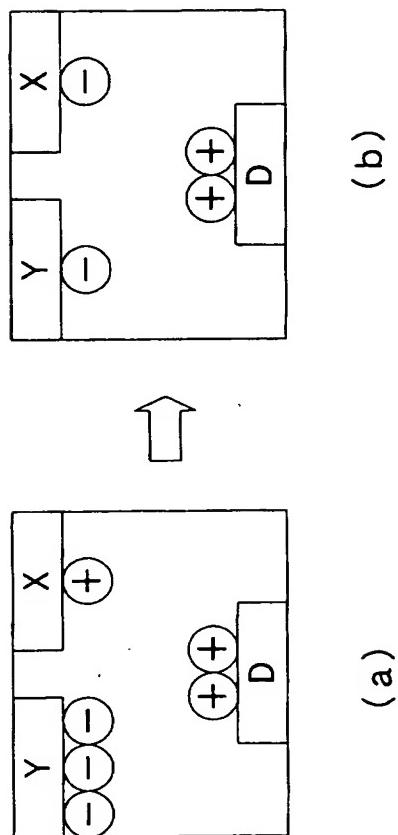


特2002-268887

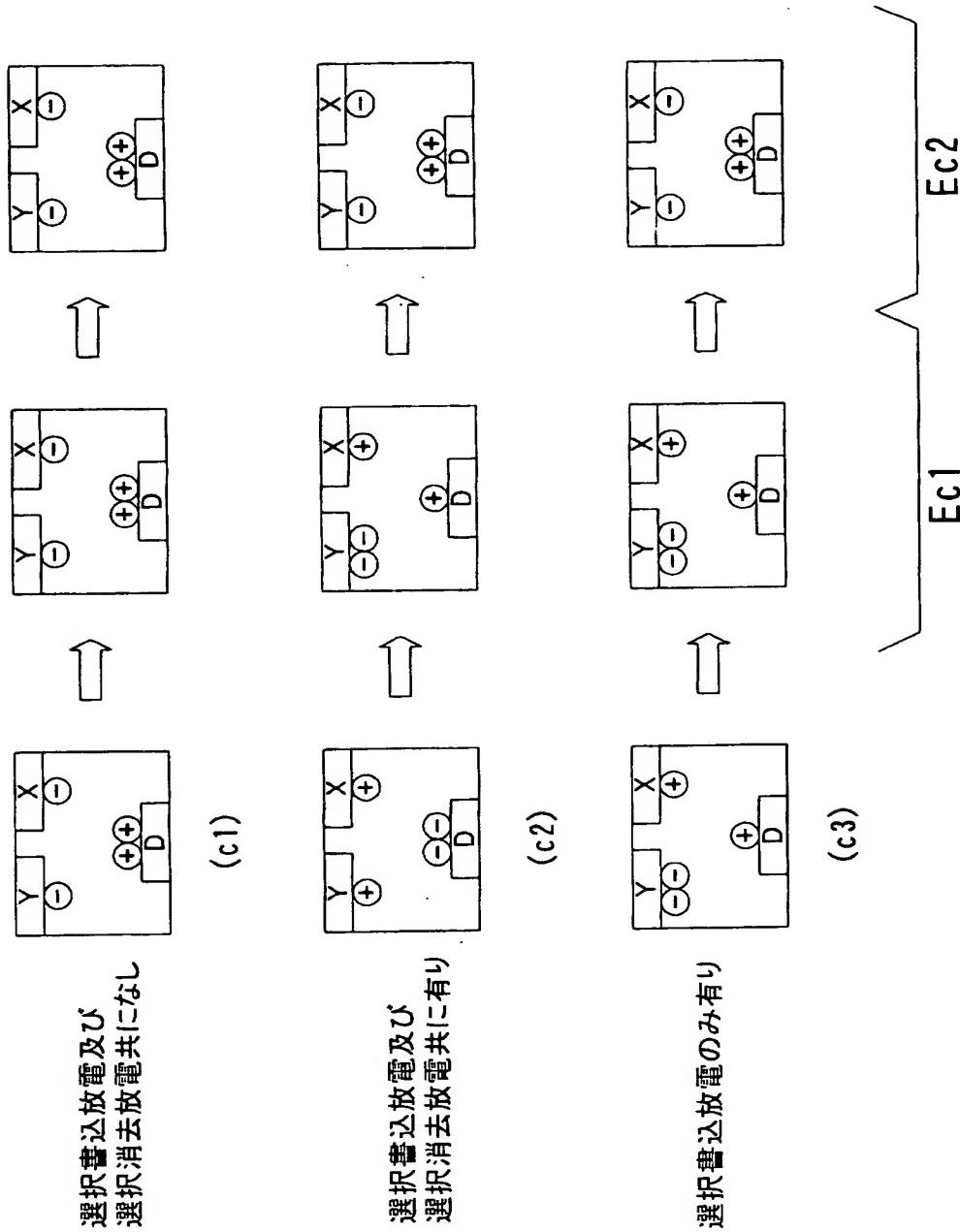
【図8】



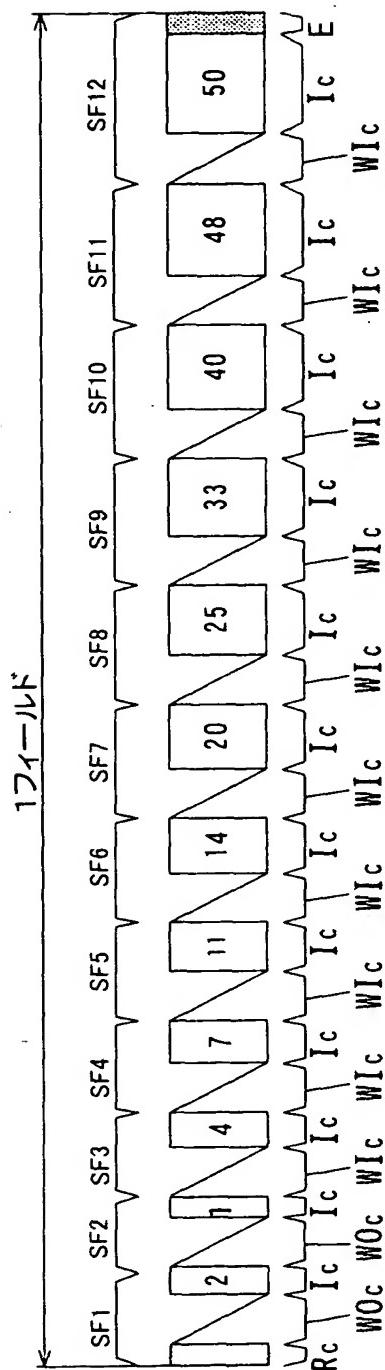
【図9】



【図10】



【図11】



【図12】

階調 駆動	変換テーブル				発光パターン												輝度
	PDS	1 2 3 4	GD		SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	SF	
第 1	0000	0 * *	* * *	* * *	*	*	*	*	*	*	*	*	*	*	*	*	0
第 2	0001	0 1 1	* * *	* * *	*	*	*	*	*	*	*	*	*	*	*	*	1、
第 3	0010	1 1 1	* * *	* * *	*	*	*	*	*	*	*	*	*	*	*	*	3
第 4	0011	1 1 0	1 *	1 *	*	*	*	*	*	*	*	*	*	*	*	*	7
第 5	0100	1 1 0	0 1 *	0 1 *	*	*	*	*	*	*	*	*	*	*	*	*	13
第 6	0101	1 1 0	0 0 1	0 0 1	*	*	*	*	*	*	*	*	*	*	*	*	25
第 7	0110	1 1 0	0 0 0	1	*	*	*	*	*	*	*	*	*	*	*	*	39
第 8	0111	1 1 0	0 0 0	0 1	*	*	*	*	*	*	*	*	*	*	*	*	59
第 9	1000	1 1 0	0 0 0	0 0 1	*	*	*	*	*	*	*	*	*	*	*	*	84
第 10	1001	1 1 0	0 0 0	0 0 0	1	*	*	*	*	*	*	*	*	*	*	*	117
第 11	1010	1 1 0	0 0 0	0 0 0	0	1	*	*	*	*	*	*	*	*	*	*	157
第 12	1011	1 1 0	0 0 0	0 0 0	0	0	1	*	*	*	*	*	*	*	*	*	205
第 13	1100	1 1 0	0 0 0	0 0 0	0	0	0	1	*	*	*	*	*	*	*	*	255

\*: 0又は1      ◎: 選択書込      ●: 選択消去      ○: 維持放電発光SF

【書類名】 要約書

【要約】

【目的】 暗コントラストを向上させることが可能な表示パネルの駆動方法を提供することを目的とする。

【解決手段】 各フィールドの先頭のサブフィールドを含む連続した複数のサブフィールドからなる先頭サブフィールド群に属するサブフィールドは、映像信号に応じて放電セルを選択的に書き放電せしめて放電セルを点灯放電セルモードに設定する選択書きアドレス行程を含み、先頭サブフィールド群に後続するサブフィールドは、映像信号に応じて点灯放電セルモードにある放電セルを選択的に消去放電せしめて消灯放電セルモードに設定する選択消去アドレス行程と、点灯放電セルモードにある放電セルのみをサブフィールドの重み付けに対応した回数だけ繰り返し維持放電せしめる発光維持行程を含み、各フィールドの最後尾のサブフィールドにおける発光維持行程の直後に、選択消去アドレス行程において消灯放電セルモードに設定された放電セルに属する行電極対の一方の行電極及び列電極間に第1消去放電を生起せしめる第1消去行程と、選択書きアドレス行程において点灯放電セルモードに設定された放電セルに属する行電極対における行電極間に第2消去放電を生起せしめる第2消去行程とを設ける。

【選択図】 図8

出願人履歴情報

識別番号 [000005016]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都目黒区目黒1丁目4番1号

氏 名 パイオニア株式会社

出願人履歴情報

識別番号 [398050283]

1. 変更年月日 1998年 7月16日

[変更理由] 新規登録

住 所 静岡県袋井市鷺巣字西ノ谷15の1

氏 名 静岡パイオニア株式会社

2. 変更年月日 2003年 4月10日

[変更理由] 名称変更

住 所 静岡県袋井市鷺巣字西ノ谷15の1

氏 名 パイオニア・ディスプレイ・プロダクツ株式会社